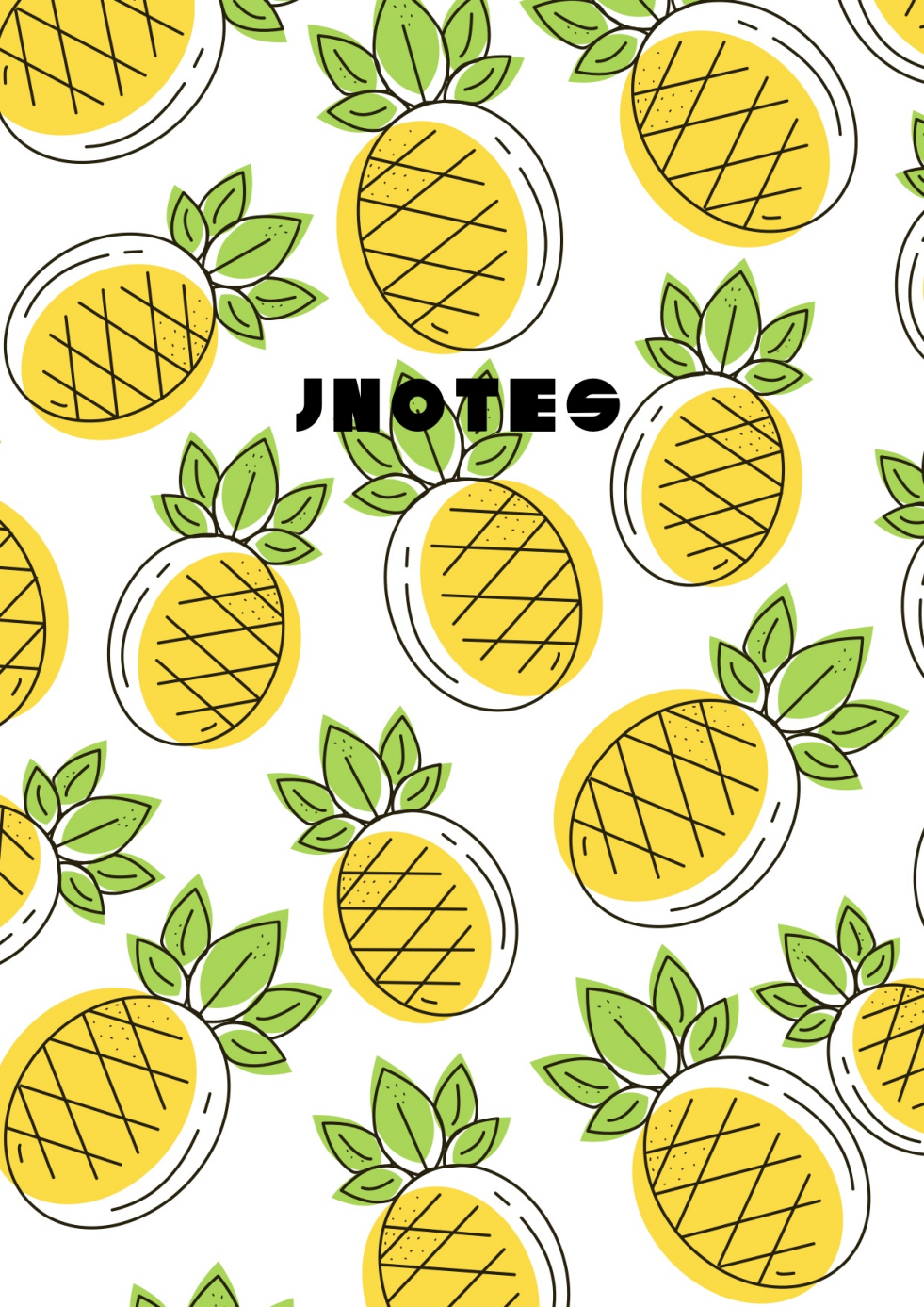


The background of the entire page is a repeating pattern of stylized pineapples. Each pineapple is depicted with a yellow body, a black outline, and a crown of green leaves. The pineapples are arranged in a scattered, overlapping manner across the white background.

NOTES

日期: /

$$ABC + \bar{A}\bar{B}C = (A+B+C) \cdot (\bar{A} + \bar{B} + C) \quad \text{max } \bar{A} \quad \text{max } C$$

最简与或式 $Y = AB + \bar{A}C$ $\longrightarrow$ 最简与非-与非式

最简与或式

最简与或式 Y $\xrightarrow{\bar{Y}}$ 最简或非-或非式

最简与或非式

AB \ CD	00	01	11	10
00	1		1	
01	1			
11			1	1
10				1

可用卡诺图

$$Y = C \quad (\text{约等于})$$

ADKAD

$$AB + AC + \bar{A}\bar{B} + \bar{B}\bar{C}$$

$$\bar{B}\bar{C}$$

TTL门电路:

输入

高电平 | 典型值: 3.6V
| $U_{IHmin} = 2.0V$

输出

高电平 | 典型值: 3.0V
| $U_{OHmin} = 2.4V$

低电平 | 典型值: 0.3V
| $U_{ILmax} = 0.8V$

低电平 | 典型值: 0.3V
| $U_{OLmax} = 0.4V$

日期: / /

TTL 与非门

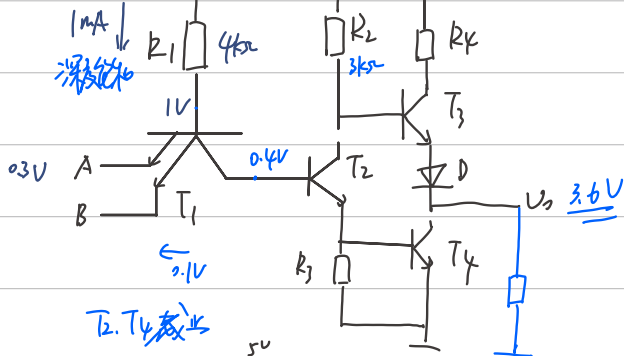
(1) 电路结构

(2) 工作原理

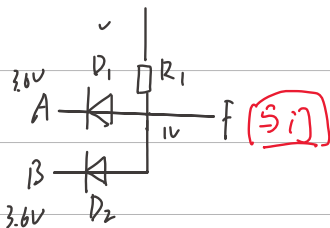
$U_L = 0.3V$

$V_H = 3.6V$

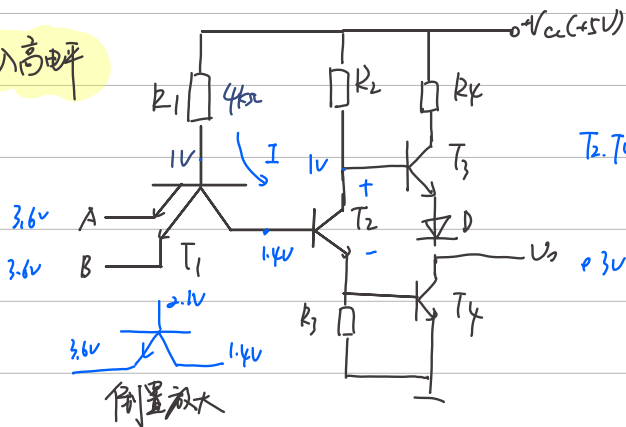
输入低电平



T_2, T_4 截止



输入高电平



T_2, T_4 导通

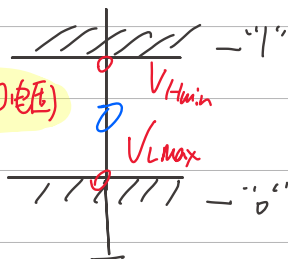
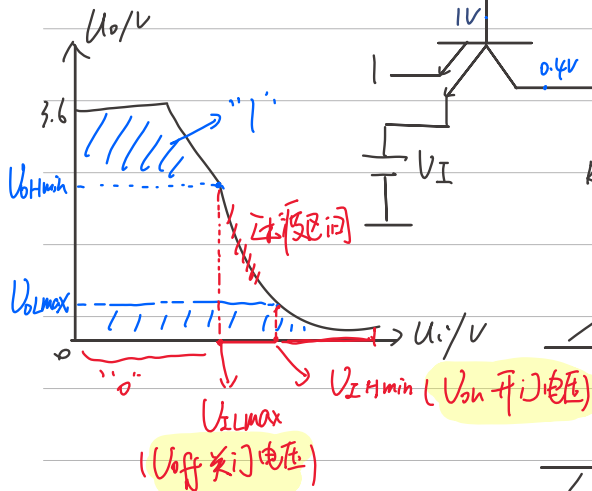
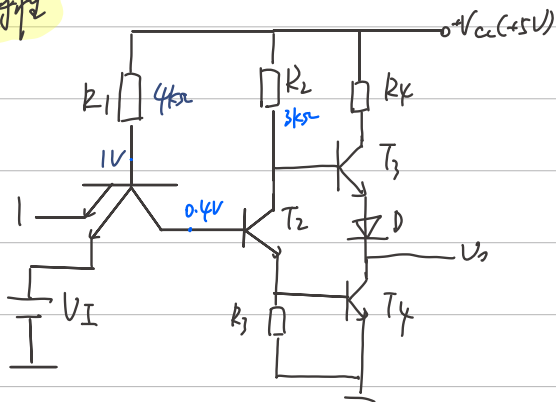
钳位式

倒置放大

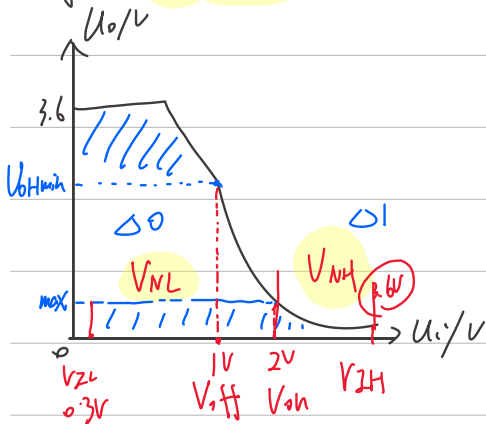
日期: / /

TTL与非门的电压传输特性

$$U_o = f(U_i)$$



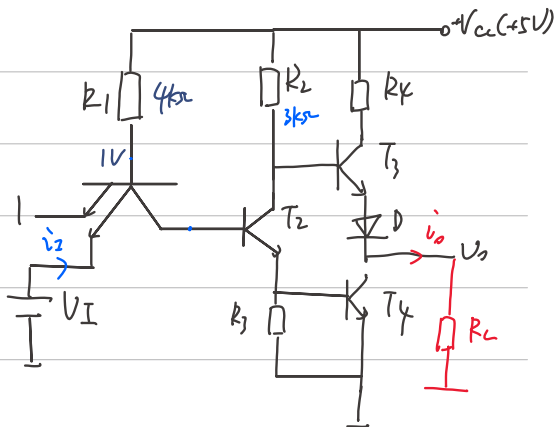
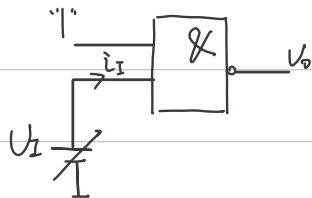
与非门的噪声容限



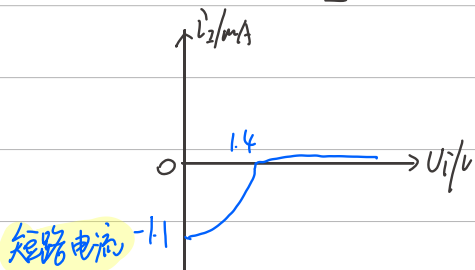
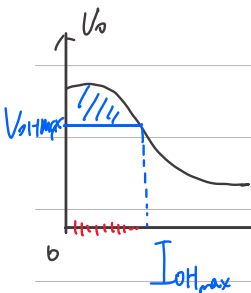
$\Delta 0$: 正向噪声电压
 $\Delta 1$: 负向噪声电压

日期: / /

TTL 5 非门的输入特性.

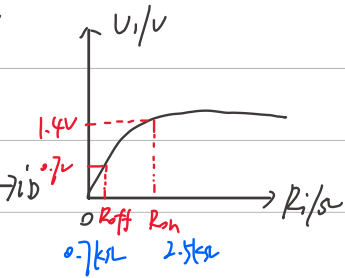
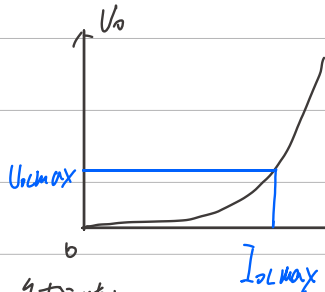
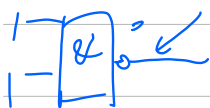


$U_o = '1'$

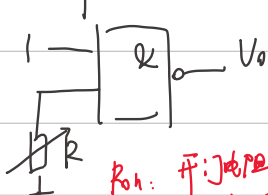


短路电流 -1.1

$U_o = '0'$



TTL 5 非门的输入负载特性



$$\frac{V_{cc} - V_o}{R + R_i} \cdot R = V_o \quad \left/ \begin{array}{l} V_{IHmax} \\ V_{IHmin} \end{array} \right.$$

R_{OH} : 开: 门电阻

$R > R_{OH}$ 时, 输入电压 $\rightarrow$ 高

R_{OFF} : 关: 门电阻

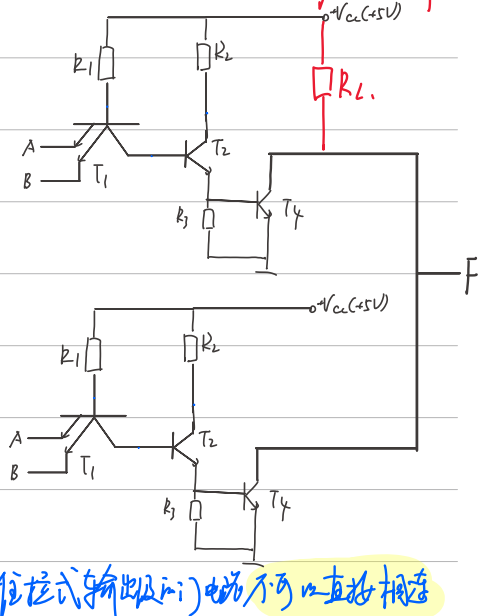
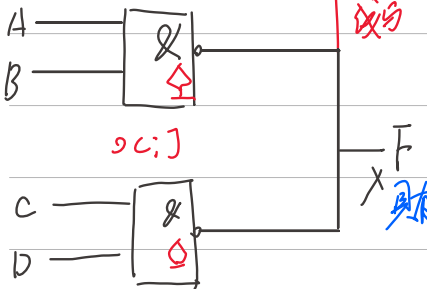
$R < R_{OFF} \rightarrow$ 输入电压 $\rightarrow$ 低

日期: / /

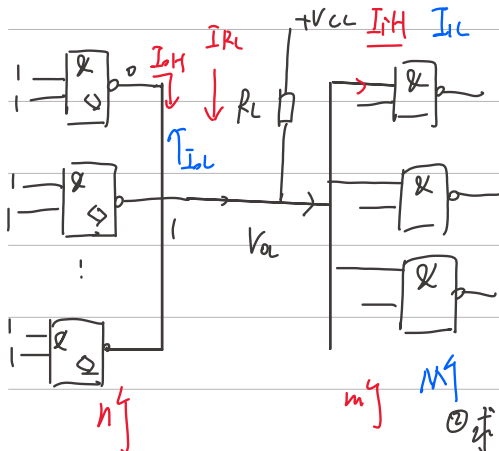
集电极开路门 (OC门)

必须加负载电阻和上拉电阻

实现 $F = \overline{AB} \cdot CD$



具有推挽式输出级门电路不可以直接相连



① 求 R_{Lmax}

$$V_{OH} = V_{CC} - I_{OL} \cdot R_L$$

$$V_{OHmin} = V_{CC} - (m \cdot I_{iH} + n \cdot I_{oH}) \cdot R_{Lmax}$$

$$R_{Lmax} = \frac{V_{CC} - V_{OHmin}}{m \cdot I_{iH} + n \cdot I_{oH}}$$

↑
负载门输入端数

② 求 R_{Lmin} $V_{OL} = V_{CC} - I_{OL} \cdot R_L$

$$V_{OLmax} = V_{CC} - (I_{OL} + M \cdot I_{iL}) \cdot R_{Lmin}$$

$$R_L = \frac{V_{CC} - V_{OLmax}}{I_{OL} + M \cdot I_{iL}} \rightarrow \text{负载门门数}$$

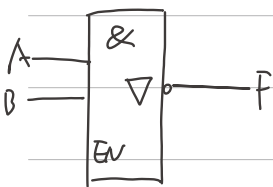
V_{OL} 随电流增加, 电压下降

⇒ 跨接的门输出是0

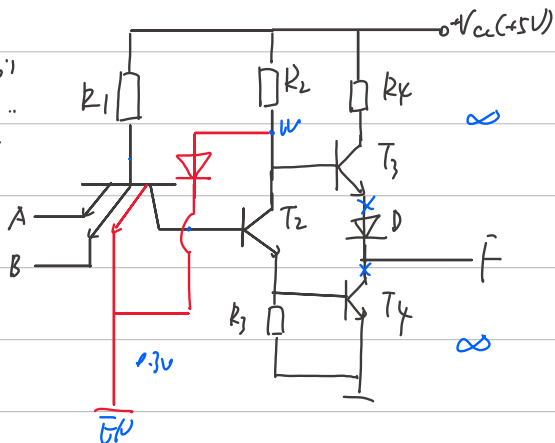
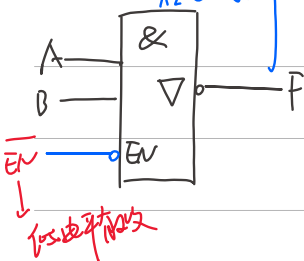
日期: /

三态门 (TSL)

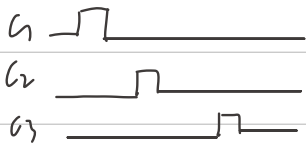
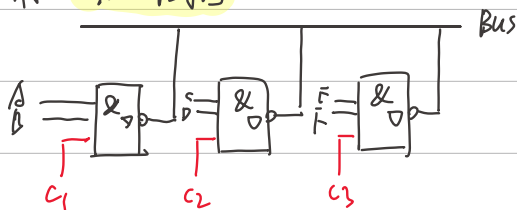
$EN = "1"$ $F = \overline{AB}$
 $EN = "0"$ **高阻态**
 $Y = Z$



若 EN 接 0



应用: 0分频传输

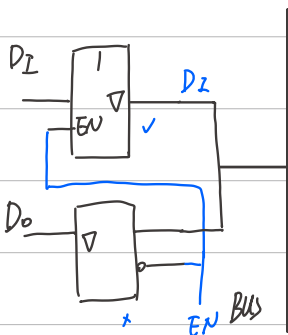


只允许一个三态门使能:
 其余为高阻态

日期:

/

② 用于信号的双向传输



$\overline{EN}=1$ D_I 工作

$\overline{EN}=0$ D_O 工作

(轮流工作)

③ 用于多路开关 (原理同上)

日期: /

增强型

CMOS 门电路

$$V_{DD} > |V_{TN}| + |V_{TP}|$$

4V -4V

$$V_{GS} = -1.0V$$

$$V_{GS} = 0V$$

$$+V_{DD} \quad 10V$$

1. CMOS 反相器

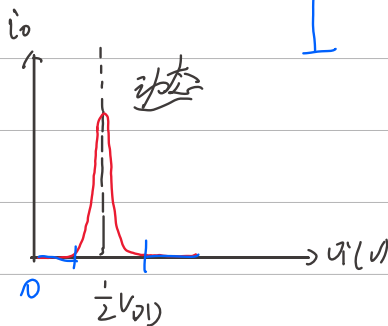
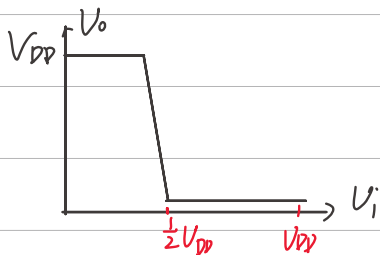
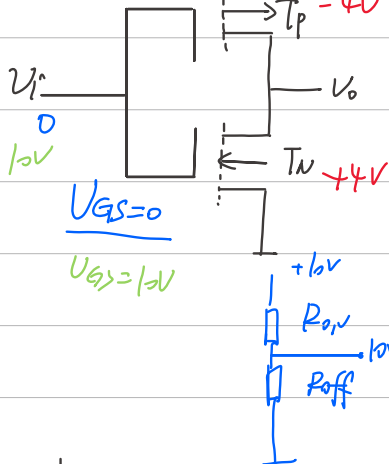
$$U_i = 0V \quad T_N \text{ 截止} \quad T_P \text{ 导通}$$

$$U_o = 10V \quad \text{--- "1"}$$

$$U_i = 10V \quad T_N \text{ 导通} \quad T_P \text{ 截止}$$

$$U_o = 0V \quad \text{--- "0"}$$

$$U_o = f(U_i) \quad i_o = f(U_i)$$



2. CMOS 的与门

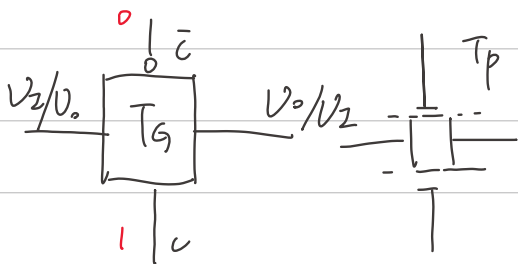
3. CMOS 的或非门

噪声容限大约为 0.3VDD

日期: /

4. CMOS 的传输门

(双向模拟开关)

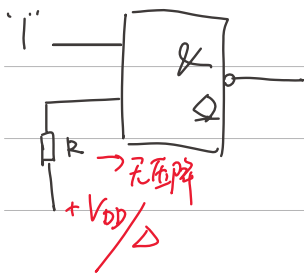


工作原理:

① $C=1$, $\bar{C}=0$, T_n, T_p 均导通, $U_o = U_i (0 \sim V_{DD})$

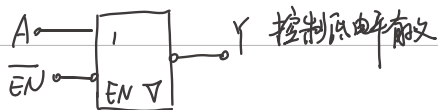
② $C=0$, $\bar{C}=1$, T_n, T_p 均截止.

CMOS



OD 门: 漏极开路门

5. CMOS 三态门



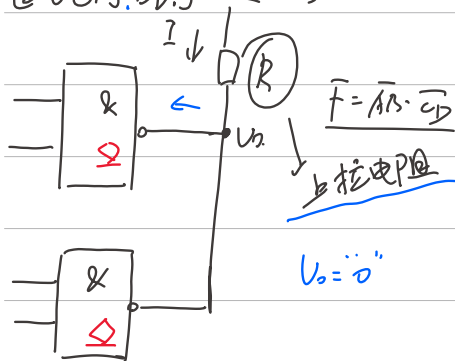
日期: /

逻辑门电路梳理:

① 噪声容限. 电压值大小关系

② TTL 内部电流

③ OC门, OD门



I_{IL}
 I_{IH}

④ 三态门

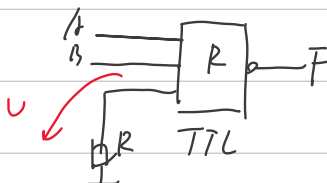
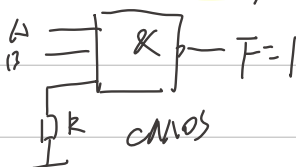


$EN=1 \rightarrow F = \overline{AB}$
 $EN=0 \rightarrow F = \text{高阻}$



$EN=0 \rightarrow \bar{F} = \overline{AB}$
 $EN=1 \rightarrow F = \text{高阻}$

⑤ TTL, CMOS 电路设计



$R_U, F=1$

$R_K, F = \overline{AB}$

日期: /

CMOS 优点:

- (1) 静态功耗低
- (2) 电源电压范围宽
- (3) 输入阻抗大
- (4) 抗干扰能力强
- (5) 逻辑摆幅大

逻辑门电路:

1. TTL (与非门)

(1) 工作原理

日期: /

阶段性复习

Ch1: 进制与码制

1. 进制 2. 16. 8. 10 相互转换

$\alpha \rightarrow \beta$ 逐位替换法 $\alpha \rightarrow \beta (\beta=10)$

$5 \rightarrow 8$ 尾数除法 $\alpha \rightarrow \beta (\alpha=10)$

$\rightarrow 10 \nearrow$

0~9 (有16进制)

常见的BCD码

2. BCD码. 8421 BCD码 余3码 5421 BCD $\rightarrow$ 421 BCD

$(123.7)_{10} = (0010\ 0011.0111)_{8421\ BCD}$

3. Gray 码 ($B \rightarrow G$)

G 1 1 0 1

$\downarrow$ 0 0 0 1

B 1 0 0 1

B 1 0 1 1 1 0
 $\downarrow$
G 1 1 1 0 0 1

高位不变. 低位水平方向异或.

高位不变, 低位对角方向异或

原码. 补码. 反码

冗余项: $AB + \overline{A}C + \overline{B}C = AB + AC$

$A + BC = (A + B) \cdot (A + C)$

Ch2: 逻辑代数

1. 代数法

① 三规则

② 公式. 定理. 定律

③ 化简方法

④ 无关项

⑤ 最大项

⑥ 与或式. 或与式

摩根定理

吸收律

$A + \overline{A}B = A + B$

2. 卡诺图法

① 最小项

② 最简表达式 $f(-) = \sum m(-)$

③ 化简方法

④ 圈0再取非

日期: /

ch3. 逻辑门电路

1. $V_{OHmin} \geq V_{IHmin}$

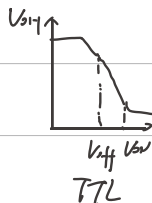
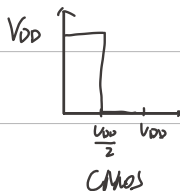


$V_{OLmax} \leq V_{ILmax}$

2. 噪声容限 $V_{NH} = V_{OHmin} - V_{IHmin}$

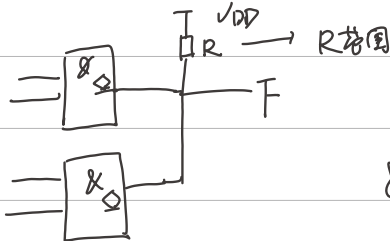
$V_{NL} = V_{ILmax} - V_{OLmax}$

3. 传输特性, $V_O = f(V_I)$

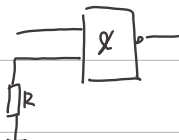


5. 门电路: 非门, 与门, 或非门

6. od/oc: 门 (可以实现线与)



电阻特性



7. 缓冲门



也可实现线与

非门电阻 R_{X}

CMOS 不影响. $R \geq R_{OH}$

TTL $R \rightarrow "1"$ (2k~10k)

$R_L \rightarrow "0"$ (1k~10k)

门电路输出端不接地

逻辑表达式: $\overline{C(L)} + \overline{C(L)} = F$

日期:

/

ch 4. 组合逻辑电路

1. 编码器 CD4532 — 优先编码器 — 95. E1. E0
2. 译码器 139 — 2/4
138 — 3/8 ✓
3. 选择器 153 — 四选-
151 — 八选-
4. 比较器 85 — 四位 (双向输入)
5. 加法器 283 — 四位

日期: /

八进制 $(18)_8 = (17 + 1)_8 = (8)_{10} = 10$

八进制数位上不能有8

对偶规则中 "0" 要换成 "1"

"1"

"0"

一、判断题

- 1、编码器能将特定的输入信号变为二进制代码；而译码器能将二进制代码变为特定含义的输出信号，所以编码器与译码器使用是可逆的。 (X)
- 2、编码器在任何时刻只能对一个输入信号进行编码。 (X)
- 3、优先编码器的输入信号是相互排斥的，不容许多个编码信号同时有效。 (X)

→ 与门信号有效 → 根据优先级进行编码

三、设计题

用 4 位加法器 74283 实现下列 BCD 码转换：

(可列公式，但只会编一个)

- (1) 将 8421BCD 码转换成余 3 码。
- (2) 将 8421BCD 码转换成 5421BCD 码。

数据 → 地址信号，数据信号

得到二进制式 → 周期和频率直接取用

竞争与冒险，产生原因：门电路延迟

消除方法：修改逻辑设计，接入滤波电容，在电源脉冲

日期: /

符号:

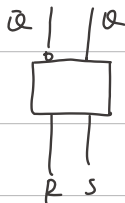
基本RS触发器

低电平有效



(一取或非门)

高电平



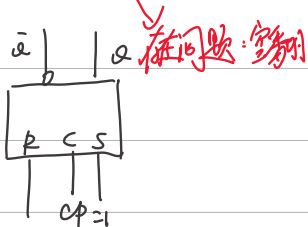
(一取或非门)

$Q=0$ 看 J 的上升沿

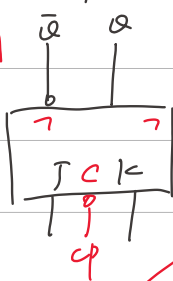
$Q=1$ 看 K 的上升沿

如若不是上述所示 看上升沿
的情况 在下降沿沿

同步RS触发器:



主从触发器:



CP带圆圈: 下降沿沿

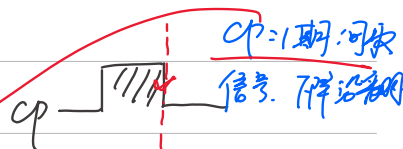
CP不带...: 上升沿沿

边沿JK触发器:



有问题: 一次变化问题

反取大于下降(上升)沿不-脚: 可

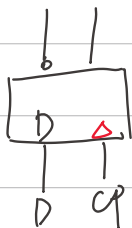


日期: /

若是 $Q^{n+1} = \bar{Q}^n$

边沿D触发器 T触发器 T'触发器

可控的计数式触发器



T	Q^n	Q^{n+1}	
0	0	0	不变
0	1	1	不变
1	0	1	翻转
1	1	0	翻转

$$Q^{n+1} = \bar{T}Q^n + TQ^n$$

当 $T=1$ 时，称为 T' 触发器

$$Q^{n+1} = \bar{Q}^n$$

特性方程:

RS 触发器的特性方程 $Q^{n+1} = S + \bar{R}Q^n$ ($RS=0$)

✓ JK ---

$$Q^{n+1} = JQ^n + \bar{K}\bar{Q}^n$$

✓ D ---

$$Q^{n+1} = D$$

T ---

$$Q^{n+1} = \bar{T}Q^n + T\bar{Q}^n$$

T'

$$Q^{n+1} = \bar{Q}^n$$

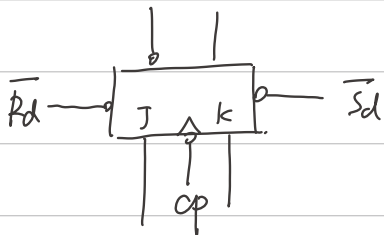
计数式触发器

状态图. 真值表. 激励表 时序电路设计

Q^n	Q^{n+1}	D
0	0	0
0	1	1
1	0	0
1	1	1

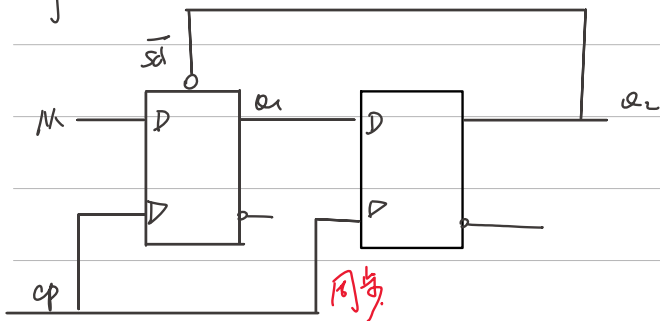
日期: /

异步端 $\overline{Rd}$, $\overline{Sd}$ 优先级高

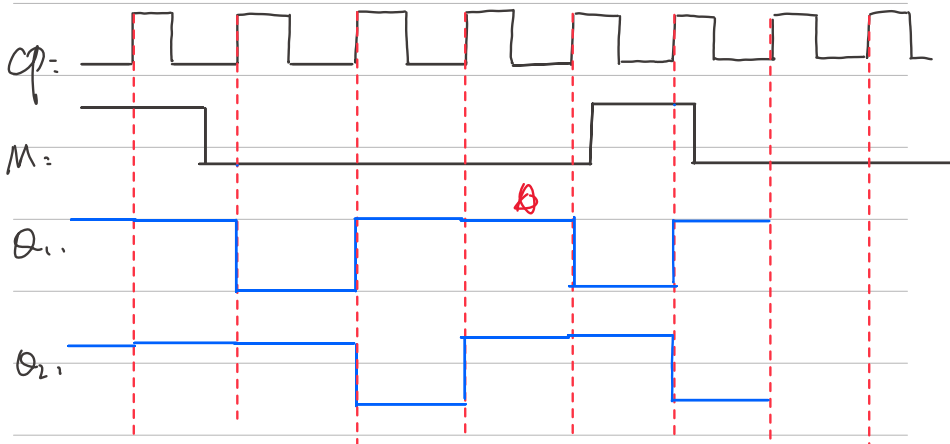


例:

当 $Q_2=0$ 时, $\overline{Sd}=0$, $(Q_1=1)$



解: $Q_1=1$ $Q_2=1$



/

小规模

① 分析.

②设计:

a. 序列检测器 $\begin{cases} \text{Mealy 型} \\ \text{Moore 型} \end{cases}$ ✓

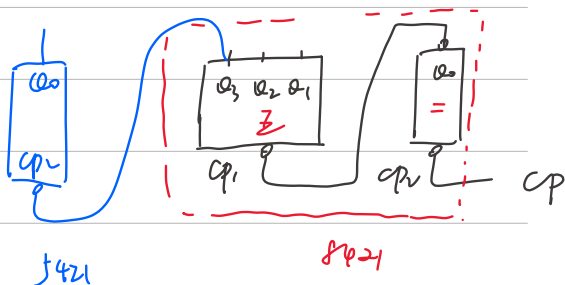
6. 计数器设计 (任意进制)

同步 ✓
异步

c. 其他设计

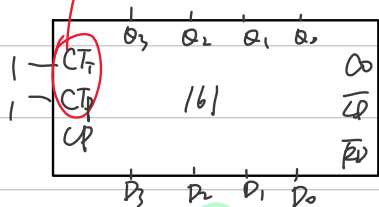
<1> 寄存器

②, 计算数^{pp} (39.661)



日期: /

计数控制端



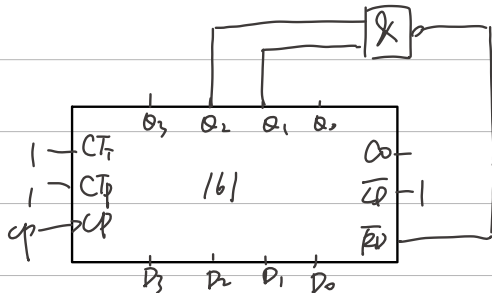
同步置数 (来 CP , 结合 $D_3D_2D_1D_0$ 置数)

异步清零 (直接 $Q_3Q_2Q_1Q_0=00$)

$CO = CT_T \cdot Q_3Q_2Q_1Q_0 \rightarrow CT_T=0$ 时, $CO=0$. $CT_T=1$ 时, $CO=Q_3Q_2Q_1Q_0$

清零

$CO=Q_3Q_2Q_1Q_0$



$Q_3Q_2Q_1Q_0$

0000

0001

$\vdots$

0101

1010

六进制

瞬间清零

$\rightarrow$ 3个无效状态

74LS163: 同步置数, 同步清零

同步置数

$Q_3Q_2Q_1Q_0$

0001

0010

$\vdots$

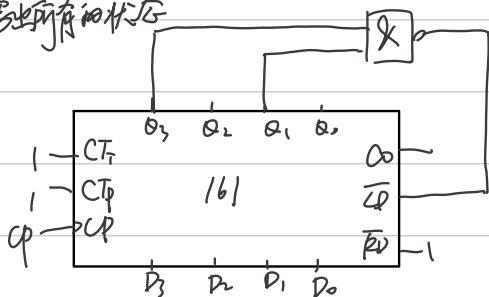
1010

六进制

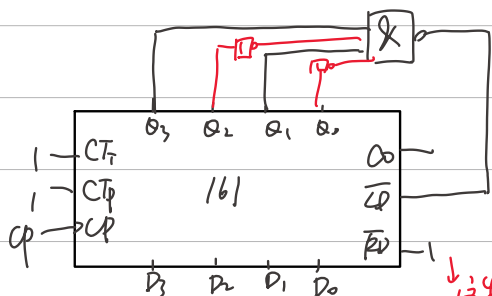
日期:

写出所有的状态

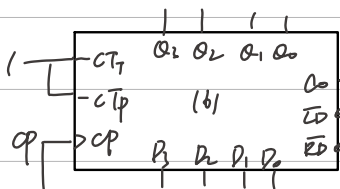
$$(Q_3 = Q_1 = 1)$$



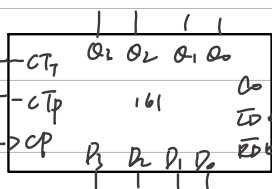
Q_3	Q_2	Q_1	Q_0
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1



这种只有1010才能置数



低位片



高位片

整体反馈 < 清零
置数

清零
信号

日期:

级联法: $N = M_1 \times M_2$

日期: /

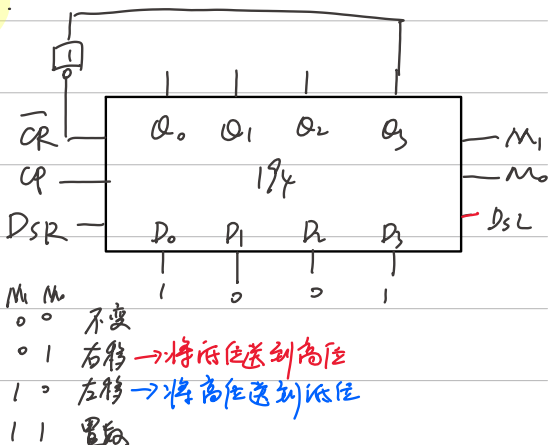
(高低位. 左右移)

<1> 寄存器: 移位寄存器.

置数: 1个脉冲

移位: 4个脉冲

扭环形 (00非0)



顺序脉冲发生器

计数器 + 译码器

计数型 (防竞争冒险)

移位寄存器 + 译码器

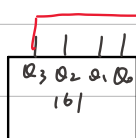
移位型

若产生 1011100111

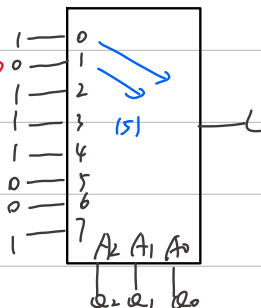
产生顺序脉冲: 1011100110

1111 00110111
1011 00101111
入选 -> 3位 Q3, Q2, Q1

Q3 Q2 Q1 Q0
0000
0111
1000
1001
十进制



8: Q3 Q2 Q1 Q0
1 0 0 0
1 0 0 1



日期: / /

脉冲波形的变换与产生

1. 单稳态触发器

<1> 工作特点: ① 确定稳态

(暂稳态时间与脉冲宽度)

② 外加触发, 电路暂态为 暂稳态

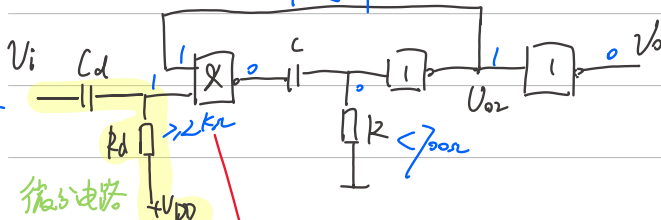
- 瞬间电容两端电压不变

③ 电路自动恢复至稳态

后来要充的电

CMOS (TTL) → 电阻选择

注: ① TTL or CMOS

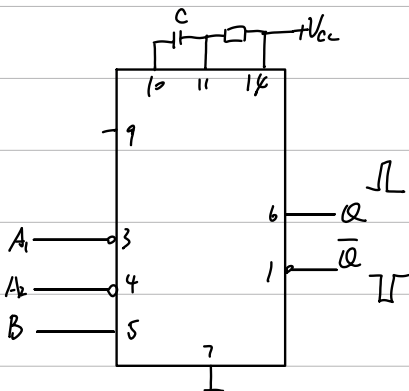
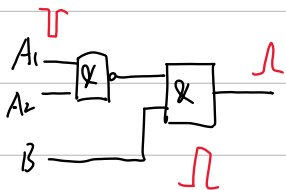


② S非门 or 或非门

或或非门, R不接 V_{CC}

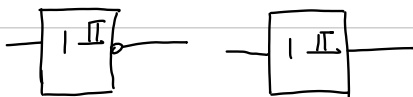
三要素法:

<2> 集成单稳态 (74121)

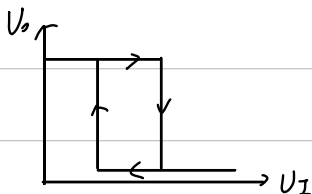


日期: /

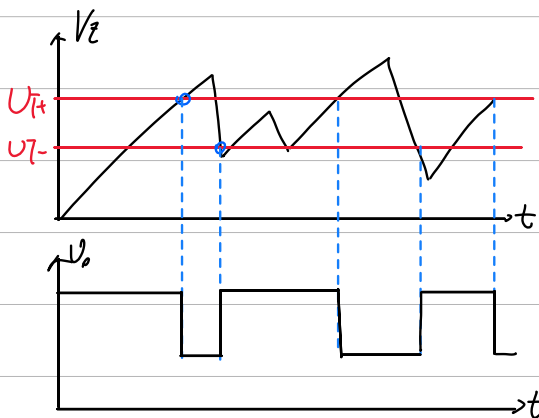
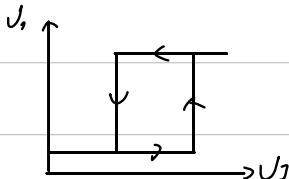
2. 施密特触发器



反相:



正向:



施密特反相器

3. 多谐振荡电路

石英晶体振荡器: 优点: 频率稳定 精度高
(F)

振荡: 宽度和相等矩形脉冲 → 单稳态触发器

单稳态触发器的触发电平 $U < \frac{1}{3}V_{CC}$

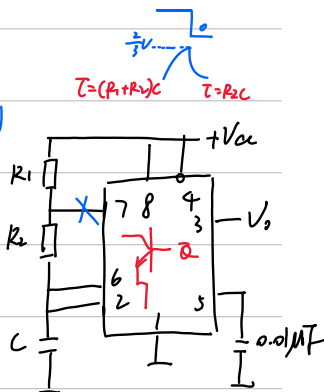
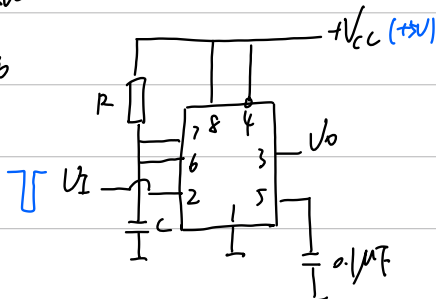
日期: /

555定时器及其应用

1. 结构及工作原理

2. 三种基本电路

3. 应用

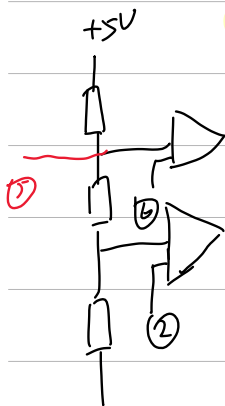


单稳态触发器

555 充电 放电

多谐振荡器

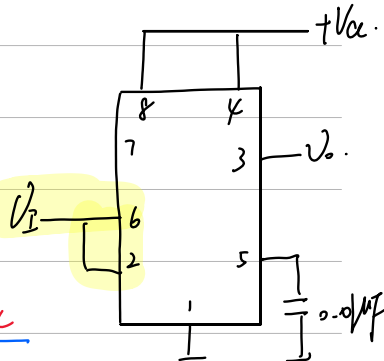
输出脉冲宽度 $t_w = R \ln 3 = 1.1RC$



脉冲
大于大于0
小于小于1

$U_{T+} = \frac{2}{3}V_{cc} \approx V_{cc}$
 $U_{T-} = \frac{1}{3}V_{cc} \approx \frac{1}{2}V_{cc}$

回差电压 $\frac{1}{3}V_{cc}$
 $\frac{1}{2}V_{cc}$



施密特触发器

多谐振荡器

充电时间常数 $T_1 = (R_1 + R_2)C \therefore t_{m1} = 0.7(R_1 + R_2)C$

放电时间常数 $T_2 = R_2C \therefore t_{m2} = 0.7R_2C$

$T = t_{m1} + t_{m2}$

$= 0.7(R_1 + 2R_2)C$

$\therefore f = \frac{1}{T}$ 占空比 $q = \frac{t_{m1}}{T} = \frac{R_1 + R_2}{R_1 + 2R_2}$

日期: /

应用:

1. 施密特触发器: (2个稳态)

①脉冲整形电路 ②波形变换 ③鉴幅电路

2. 单稳态触发器: (1个稳态 + 1个暂稳态)

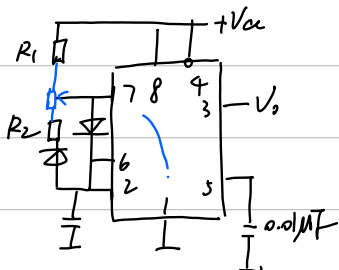
①定时 ②延时 ③整形

3. 多谐振荡器: (2个暂稳态)

①脉冲发生器 ②模拟声响电路 ③电子琴电路

日期: /

占空比可调:



用ROM实现组合逻辑函数

逻辑表达式 $\rightarrow$ 最小项表达式

用PLA(PLA) $\rightarrow$ 最简与或表达式 (可编程逻辑阵列)

n : 输入地址

ROM (只读存储器) $2^n \times 6 \rightarrow$ 位线 $2^{13} \rightarrow 1KB$

字线

~~RAM~~ 随机存取存储器 内容不固定

保持不变

日期: /

D/A 和 A/D

1. D/A

CMOS/TTL V_{REF}

正放

<1> 主要部分: 数模寄存器 n 位模拟开关 基准电压 比较电路 求和电路

<2> 解码电路: 电阻网络: 倒T型 T型 $R \cdot 2R$

<3> 表达式: $U_o = -\frac{V_{REF}}{2} \cdot N_B$ $N_B = \sum_{i=0}^{n-1} (D_i \cdot 2^i)$ 二进制数

$K_u = -\frac{V_{REF}}{2}$ n : 位数 转换出的系数

<4> 输出方式:

单极性 (数字量输入采用自然二进制数)

双极性 (数字量输入采用二进制补码 偏移二进制码) 989页

<5> 主要技术指标: 分辨率 精度 速度

位数 $\rightarrow n$ 表达式: $\frac{1}{2^n}$

2. A/D

时间连续量 $\rightarrow$ 时间离散量

<1> 工作过程: 取样 保持 量化 编码 将量化的数值用二进制代码表示

取样定理: $f_s \geq 2f_{max}$

最小量化单位 Δ 量化误差 ε 量化方式: 舍尾法 四舍五入法

<2> 转换方式

速度快 占用位数少

直接转换 (并行A/D 逐次逼近A/D) 直接转换为数字量

间接转换 (双积分A/D) 先转换为时间 $\rightarrow$ 再转换为数字量

主要技术指标: 分辨率 $\rightarrow n$ 位 $\rightarrow \frac{U_{max}}{2^n}$

日期: /

3. 应用举例.

① 八位 D/A 分辨率是多少? $\frac{1}{2^8-1} = \frac{1}{255}$

② 已知输出 mV 的模拟电压的 DAC, 其输入数字信号有多少位?

$n = \log_2 m$ 最低位 1 位

③ 在 4 位 DAC 中, 若采用权电阻网络, 则需要权电阻 4 种 11 种 2⁰:2¹:2²:2³ 最高位 1 位

-- 倒 T 形

(R/2k)

-- 电阻 2 种 4 选 2 种

AD: ① 要将一个最大值为 $5.1V$ 的模拟信号 $\rightarrow$ 数字信号

要求: 模拟信号为每步 $20mV$, 数字信号发生变化.

问采用 n 位的 ADC

(LSB)
 $LSB = \frac{V_m}{2^n - 1} = \frac{5.1 \times 10^{-3}}{2^n - 1} = 20$ $n=8$

② 四位逐次逼近型 ADC. $V_{REF} = 40V$. 输入电压 $28.3V$. 问数值是多少?

时钟频率 $f_{cp} = 1MHz$ 确定每一位数码需多少时间?

1011

$T = \frac{1}{f} = 1\mu s$

$\frac{V_{REF}}{2^n} N_0$

$U_i > \frac{40}{2^4} \times 2^3 = 20V - 1$

误差: $8 = 28.3 - 27.5 = 0.8V$
舍去:

$U_i < \frac{40}{2^4} \times (2^3 + 2^2) = 30V - 0$

$U_i > \frac{40}{2^4} \times (2^3 + 2^1) = 25V - 1$

$U_i > \frac{40}{2^4} \times (2^3 + 2^1 + 2^0) = 27.5V - 1$

日期: /

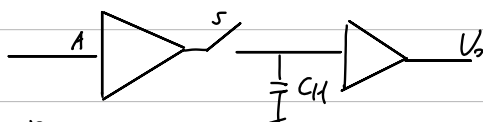
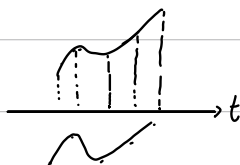
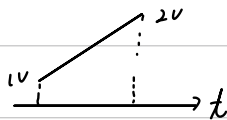
A/D转换器的-般工作原理

1. 取样 (采样)

取样定理

$$f_s \geq 2f_{max}$$

2. 保持



3. 量化

最小量单位 Δ

$\Delta = 0.5$

1V	1.5V	2V	2.5V	3V
20	30	60	80	150
0010	0011	0110	1000	1101

舍去取整法 $\checkmark$

四舍五入法 $\checkmark$

$$U_m = 1V$$

$$n = 3/2$$

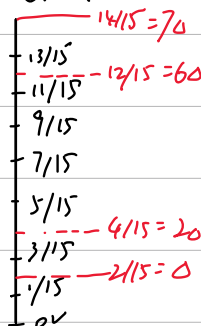
- 1V
- 7/8V
- 6/8V
- 5/8V
- 4/8V
- 3/8V
- 2/8V
- 1/8V
- 0V

$$\Delta = \frac{1}{8}$$

$$\text{误差: } \varepsilon = \frac{1}{8} (\Delta)$$

$$\Delta = \frac{U_m}{2^n}$$

$$U_m = 1V, n = 3/2$$



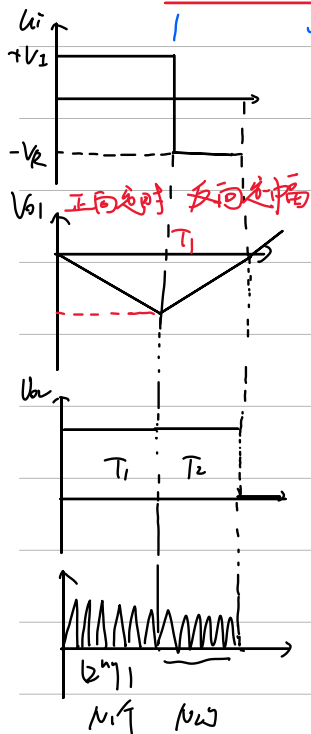
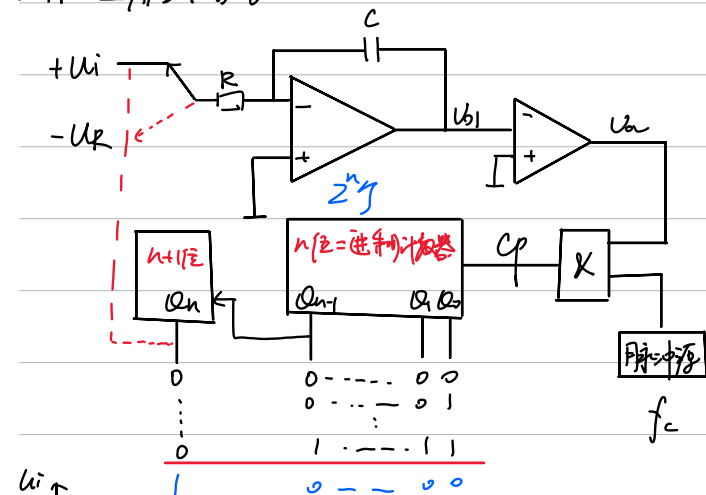
$$\Delta = \frac{2U_m}{2^n - 1} = \frac{2}{15}$$

$$\text{误差: } \varepsilon \approx \frac{1}{15} (\frac{\Delta}{2})$$

4. 编码

日期: /

双积分型 A/D 转换器



$$U_{o1} = -\frac{V_1}{RC}t \quad \text{at } t = T_1 \quad U_{o1}(T_1) = -\frac{V_1}{RC}T_1$$

$$U_{o1} = -\frac{V_R}{RC}(t - T_1) + \left(-\frac{V_1}{RC}T_1\right) \quad \text{at } t = (T_1 + T_2) \quad \text{终值}$$

$$0 = \frac{V_R}{RC}T_2 - \frac{V_1}{RC}T_1 \quad \therefore V_R T_2 = V_1 T_1 \quad \text{5/2 关系}$$

$$T_1 = 2^N \cdot \frac{1}{f_c} \quad T_2 = N_2 \cdot \frac{1}{f_c} \cdot \alpha$$

$$V_R N_2 = V_1 \cdot 2^N \quad N_2 = \left\lceil \frac{2^N}{V_R} \right\rceil \cdot U_1$$

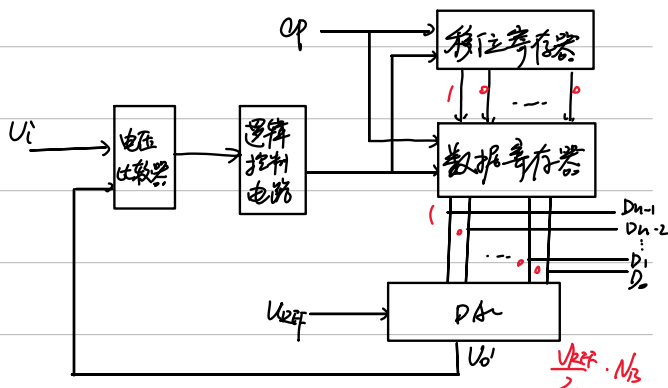
$$N_2 = k \cdot U_1$$

日期: /

逐次逼近型ADC

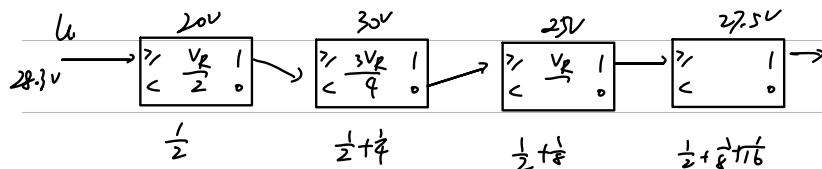
1. 转换原理:

类似于天平称质量



2. 转换举例:

c1) 4位逐次逼近式ADC中, $V_{REF} = 4.0V$, $U_i = 2.83V$, 则转换后的数字是多少? 0111



c2) 8位逐次逼近式ADC中, $V_{REF} = 8V$

a. DAC的最大输出电压是多少? $U_{o,max} = V_{REF} \cdot \frac{255}{256} = 7.77V$

b. 当 $U_i = 3.561V$ 时, 并行输出数字 $Z = \frac{3.561}{\frac{8V}{256}} = \frac{3.561}{0.03125} = 114$

c. DAC电路的最小分辨率由 V_{REF} 和 n 决定, 分辨率是多少? $\frac{8V}{255} = 0.0314V$ 0.1104%

d. 当CP的频率 $f_{CP} = 500kHz$, 完成一次转换的时间为 $t = 8 T_{CP} = 8 \times \frac{1}{f_{CP}} = 16\mu s$

解: 1) 最大

日期: /

n 位逐次逼近型 A/D 转换器完成一次转换所需时间为 $(n+2)$ 个 CP

n 位双积分型 A/D 转换器完成一次积分所需时间为 2^n 个 CP

采样保持时间 $T_H \geq T_1$ (或最大计数量)

输入电压需满足 $|U_i| < |U_{REF}|$

如果 $|U_i| > |U_{REF}|$, 反积分过程中计数器将溢出, 产生错误结果

积分器的最大输出电压即为 $|V_{omax}| = \frac{U_i T_1}{RC}$ (T_1 为市一次积分时间)

双积分型定时器分为 2 个阶段: 正向积分和反向积分

优点: 精度高, 精度高, 抗干扰能力强

转换精度 $\left\{ \begin{array}{l} \text{分辨率} \\ \text{转换误差} \end{array} \right.$

转换速度 $\left\{ \begin{array}{l} \text{建立时间} \\ \text{转换速率} \end{array} \right.$

n 位双积分最大转换时间: $\downarrow 2^n \cdot \left(\frac{1}{f}\right) = 2^n \cdot \frac{1}{f}$

$T_1 = T_2$

5 的 D 触发器构成的环形计数器的计数长度为 5